

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-348504

(43)Date of publication of application : 22.12.1994

(51)Int.Cl.

G06F 9/445

G06F 12/06

G06F 15/78

(21)Application number : 05-134322

(71)Applicant : SHARP CORP

(22)Date of filing : 04.06.1993

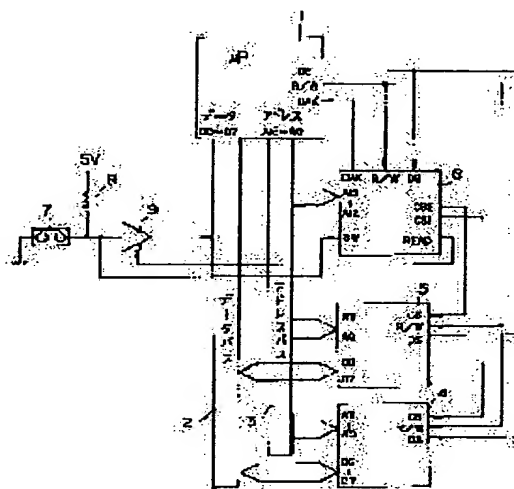
(72)Inventor : WADA TSUGIO

(54) MICROPROCESSOR SYSTEM

(57)Abstract:

PURPOSE: To provide a microprocessor system which abolishes a boot ROM and can freely alter a processing program.

CONSTITUTION: This microprocessor system is equipped with a detachable memory card 4 stored with a start program and the processing program, a nonvolatile memory 5 which is assigned to a different area in the same address space as the memory card 4, a state setting switch 7 for setting a start mode, and an address decoding means 6 which replaces the memory card area and nonvolatile memory area in the address space with each other according to the start mode. In memory card start mode, the start program is executed to transfer the processing program from the memory card 4 to the nonvolatile memory 5 and then the system is placed in nonvolatile memory start mode.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-348504

(43)公開日 平成6年(1994)12月22日

| (51)IntCl ⁵ | 識別記号 | 庁内整理番号 | FI | 技術表示箇所 |
|----------------------------|---------|---------|---------------|---------|
| G 0 6 F 9/445 | | | | |
| 12/06 | 5 7 0 | 9366-5B | | |
| 15/78 | 5 1 0 P | 9367-5B | G 0 6 F 9/ 06 | 4 2 0 L |
| 審査請求 未請求 請求項の数1 OL (全 5 頁) | | | | |

(21)出願番号 特願平5-134322

(22)出願日 平成5年(1993)6月4日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 和田 次雄

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

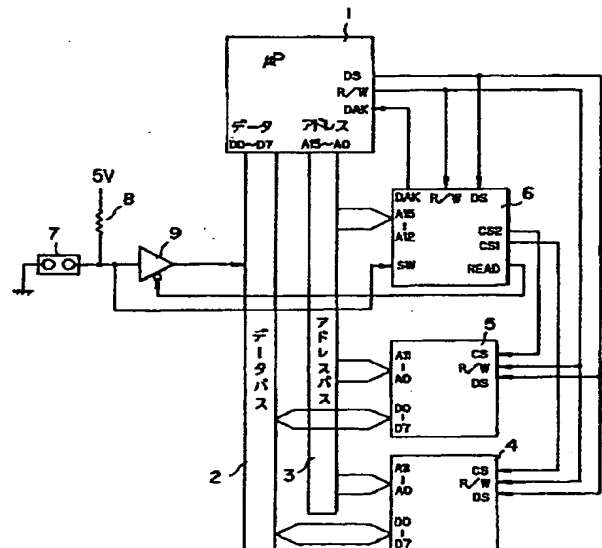
(74)代理人 弁理士 藤本 博光

(54)【発明の名称】 マイクロプロセッサシステム

(57)【要約】

【目的】 ブートROMを廃止してかつ、処理プログラムを自由に変更できるマイクロプロセッサシステムを提供する。

【構成】 起動プログラムと処理プログラムとが格納された着脱自在なメモリカード4と、メモリカード4と同一のアドレス空間の異なるエリアに割当てられる不揮発性メモリ5と、起動モードを設定する状態設定スイッチ7と、起動モードに基づいてアドレス空間内のメモリカードエリアと不揮発性メモリエリアとを入れ換えるアドレスデコード手段6とを備える。メモリカード起動モードで起動プログラムを実行して、メモリカード4から処理プログラムを不揮発性メモリ5に転送した後、不揮発性メモリ起動モードに設定する。



【特許請求の範囲】

【請求項1】 起動プログラムと、処理プログラムとが格納された着脱自在なメモリカードと、
該メモリカードと同一のアドレス空間の異なるエリアに割当てられる不揮発性メモリと、
起動モードを設定する状態設定スイッチと、
該状態設定スイッチに設定された起動モードに基づいて、アドレス空間内のメモリカードエリアと不揮発性メモリエリアとを入れ換えるアドレスデコード手段とを備え、

状態設定スイッチをメモリカード起動モードに設定してリセット後の最初の命令アドレスをメモリカードに割り当て、メモリカードに格納された起動プログラムを実行し、メモリカードに格納された処理プログラムを不揮発性メモリに転送し、処理プログラム転送完了後に状態設定スイッチを切り換えて不揮発性メモリ起動モードに設定することにより、これ以後のリセットでは不揮発性メモリカードに格納された処理プログラムを実行することを特徴とするマイクロプロセッサシステム。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はマイクロプロセッサシステムに係り、特にブートROMを使用せずにプログラムを起動するマイクロプロセッサシステムに関する。

【0002】

【従来の技術】 マイクロプロセッサを含むノイマン型コンピュータにおいては、リセット時に実行すべきプログラムが、記憶空間に存在しなければならない。通常、マイクロプロセッサを使った小規模な回路では、あらかじめ処理プログラムを書き込んだEPROMまたはマスクROM等（以後ROMと表現する）を回路に実装して、リセット後のマイクロプロセッサが出力する最初の命令フェッチアドレスをそのROMに割り当てるようにしている。

【0003】 例えば、LEDを縦横に配列して表示画面を構成し、この画面上に文字、図形等を表示するLED表示装置においては、表示制御を行うプログラムをEPROMに、表示データを不揮発性メモリにそれぞれ記憶して、電源ONすると表示制御プログラムが表示データを読み出して順次表示させている。この表示データは用途に応じて変更されるものであり、メモリカードで入力したり、通信機能を使って転送入力する。

【0004】 このようなLED表示装置は、使用される場所によって表示構成・機能など特殊な仕様を要求されることがよく発生する。この場合は、回路に実装されたEPROMを交換することにより、表示プログラムを変更するという困難な方法で対処していた。

【0005】 一方、処理プログラムを自由に変更したい場合は、起動プログラムで処理プログラムをロードしてから、処理プログラムに制御を渡し、制御プログラムを

実行する方法が採用されている。即ち、起動プログラムを書き込んだROM（これをブートROMと呼んでいる）を回路に実装し、処理プログラムはフロッピーディスクまたはハードディスクなど（以後ディスクと表現する）の外部記憶に準備する。そして、リセット時に実行される起動プログラムにより、ディスクから処理プログラムを読みだして、メモリ上に展開した後、この処理プログラムに制御を渡している。

【0006】

【発明が解決しようとする課題】 しかしながら、ブートROMを用いる方法は、起動のための短いブートプログラムを必ず回路に実装しておかなければならないが、ROMの生産の中心は大容量のROMへ移行しており、ブートプログラム用に適当な小容量のROMは生産中止となるケースが多い。このため、小容量ROMの入手が困難となり、部品隘路の為に生産に支障を来すという問題点があった。

【0007】 また、小容量のROMの生産量が減少して、保守部品としての取り扱いになると、部品価格が上昇して、製造原価の上昇を招くという問題点があった。さらに、ブートROMを実装することは、回路部品点数を減らし製品を小形軽量化する妨げになるという問題点があった。

【0008】 以上の問題点に鑑み、本発明の課題は、ブートROMを廃止してかつ、処理プログラムを自由に変更できるマイクロプロセッサシステムを提供することである。

【0009】

【課題を解決するための手段】 上記課題を解決するため、本発明は、次の構成を有する。すなわち、本発明は、起動プログラムと、処理プログラムとが格納された着脱自在なメモリカードと、該メモリカードと同一のアドレス空間の異なるエリアに割当てられる不揮発性メモリと、起動モードを設定する状態設定スイッチと、該状態設定スイッチに設定された起動モードに基づいて、アドレス空間内のメモリカードエリアと不揮発性メモリエリアとを入れ換えるアドレスデコード手段とを備え、状態設定スイッチをメモリカード起動モードに設定してリセット後の最初の命令アドレスをメモリカードに割り当て、メモリカードに格納された起動プログラムを実行し、メモリカードに格納された処理プログラムを不揮発性メモリに転送し、処理プログラム転送完了後に状態設定スイッチを切り換えて不揮発性メモリ起動モードに設定することにより、これ以後のリセットでは不揮発性メモリカードに格納された処理プログラムを実行することを特徴とするマイクロプロセッサシステムである。

【0010】

【作用】 マイクロプロセッサはリセット後、所定のアドレスの命令から読み込んで実行する。いま、この所定のアドレスを仮に0番地とする。なお、マイクロプロセッ

サのアドレス空間には、少なくとも不揮発性メモリと着脱可能なメモリカードが配置されている。

【0011】この不揮発性メモリとメモリカードとをアドレス空間内で入れ替えるために、状態設定スイッチとアドレスデコーダとを設ける。状態設定スイッチは、ONとOFFの2状態があり、例えば、ON状態を不揮発性メモリ起動モード、OFF状態をメモリカード起動モードにそれぞれ割り当てるとする。

【0012】アドレスデコーダは、マイクロプロセッサのアドレスラインの上位ビットをデコードし、不揮発性メモリのチップセレクト（以下、CSと略す）信号及び、メモリカードのCS信号を生成する。さらに、アドレスデコーダは、状態設定スイッチのON/OFF状態に基づいて、不揮発性メモリのCSとメモリカードのCSとを入れ替える。すなわち、状態設定スイッチがONの場合（不揮発性メモリ起動モード）には、0番地を含むアドレスエリアが不揮発性メモリに割り当てられ、状態設定スイッチがOFFの場合（メモリカード起動モード）には、0番地を含むアドレスエリアがメモリカードに割り当てられる。

【0013】以上の構成を有するマイクロプロセッサシステムの起動方法は以下の通りである。まず、起動プログラムと処理プログラムを書き込んだメモリカードを挿入して、状態設定スイッチをOFF（メモリカード起動モード）に設定する。次いで、電源をONにするとしリセット回路が働き、マイクロプロセッサが0番地の命令をフェッチするサイクルを実行すると、メモリカードをアクセスして起動プログラムが実行される。

【0014】次いで、起動プログラムに従って、メモリカードに格納された処理プログラムが不揮発性メモリに書き込まれる。書き込みが完了すると適当な方法で通知されてもよい。次いで、オペレータは電源を一旦OFFにし、状態設定スイッチをOFFからONに切り替えて、不揮発性メモリ起動モードを設定する。これ以後は、電源が投入されると、マイクロプロセッサのリセット後は不揮発性メモリの0番地から処理プログラムが実行されることになる。以上のようにして、ブートROMを使用せずに、マイクロプロセッサシステムを立ち上げることができる。

【0015】

【実施例】次に、図面を参照して、本発明の一実施例を説明する。図1は、本発明に係るマイクロプロセッサシステムの一実施例のブロック図である。同図において、マイクロプロセッサ1は、8ビットのデータ幅と、16ビットのアドレス幅を持つものとする。マイクロプロセッサのデータバス2と、アドレスバス3には、メモリカード4と、不揮発性メモリ5とが接続されている。また、アドレスバスの上位ビット（A12～A15）には、アドレスデコーダ6が接続されている。

【0016】状態設定スイッチ7は、一方の端子7-1

が接地され、他方の端子7-2がプルアップ抵抗8に接続されている。また、状態設定スイッチの端子7-2はアドレスデコーダ6のSW入力に接続されている。さらに、状態設定スイッチの端子7-2はトライステートバッファ9の入力に接続され、アドレスデコーダ6のREAD出力で制御されるトライステートバッファ9の出力は、データバス2の適当なビット位置に出力されている。

【0017】メモリカード4は、このマイクロプロセッサシステムに対して着脱可能のように構成されており、その0番地から起動プログラムが格納され、これに続いて処理プログラムが格納されている。不揮発性メモリ5は、周知のように電源がOFFとなっても、書き込まれたデータが消えないメモリである。

【0018】メモリカード4と、不揮発性メモリ5には、アドレスバスの下位ビットA0～A11が接続されている。また、データストロブ信号（以下、DSと略す）及び、リード/ライト信号（以下、R/Wと略す）は、通常のマイクロプロセッサと同じように、マイクロプロセッサ1から、メモリカード4及び不揮発性メモリ5に接続されている。

【0019】アドレスデコーダ6には、メモリと同様にマイクロプロセッサ1から、DS及びR/Wが接続される。さらに、アドレスデコーダ6は、アドレスの上位ビットをデコードして、メモリカード4及び不揮発性メモリ5にチップセレクト（以下、CSと略す）CS1及びCS2を送出した後、マイクロプロセッサ1にアクノリッジ信号（以下、DAKと略す）を返すための信号線が接続されている。

【0020】図2は、状態設定スイッチ7のON/OFF状態に対応するメモリマップを示すものである。図2（a）に示された状態設定スイッチ7がOFFの状態は、メモリカード起動モードであり、アドレス0000（H）～3FFF（H）は、メモリカード4に割り当てられ、アドレス9000（H）～CFFF（H）は、不揮発性メモリ5に割り当てられる。図2（b）に示された状態設定スイッチ7がONの状態は、不揮発性メモリ起動モードであり、アドレス0000（H）～3FFF（H）は、不揮発性メモリ5に割り当てられ、アドレス9000（H）～CFFF（H）は、メモリカード4に割り当てられる。

【0021】アドレスデコーダ6は、アドレス上位ビット（A12～A15）及び状態設定スイッチ7の状態信号SWに基づいて、メモリカード4のチップセレクトCS1と、不揮発性メモリ5のチップセレクトCS2を作成して、上記のアドレス配置を実現する。このデコードの詳細回路例を図3に示す。図3において、101は4ビットのデコーダ、102、103はOR回路、104はSWに従ってCS1とCS2とを入れ替える回路である。

【0022】次に、本実施例の動作を説明する。まず最

初に、状態設定スイッチ7がOFFの状態、メモリカード4を実装して電源が投入される。メモリカード4には、予め0番地から起動プログラムが格納されており、これに続いて処理プログラムが格納されている。マイクロプロセッサ1は、リセットが終了すると、0番地に格納された命令から実行を始めるので、起動プログラムが実行される。そして、起動プログラムの処理に従って、処理プログラムがメモリカード4から読み出されて、不揮発性メモリ5に書き込まれる。

【0023】書き込みが完了すると処理プログラムに制御が渡され、処理プログラムの一部が実行される。処理プログラムは、メモリの特定アドレスに割り当てられた状態設定スイッチを読み出し、状態設定スイッチ7がOFFになっていることを確認するとメモリカード起動モードであることを知り、完了メッセージをオペレータに知らせる。

【0024】オペレータは完了メッセージを読み取ると電源をOFFにし、状態設定スイッチ7をONに切り替える。これにより、図2(b)に示すアドレス配置となり、これ以後電源をONにすると、マイクロプロセッサ1のリセット後の実行は、不揮発性メモリ5の先頭アドレスから行われる。処理プログラムは状態設定スイッチ7を確認し、ONになっていることから不揮発性メモリ起動モードであることを知り、通常の処理プログラムの実行を行い機器の機能を果たすことができる。

【0025】また、起動プログラムと処理プログラムを書き込んだメモリカードを取り除いた後、データ用のメモリカードを挿入することにより、データの媒体として使うことができる。不揮発性メモリには、SRAMを電池でバックアップしたもの、フラッシュメモリを使ったものなどがあるが、電池によるバックアップを必要としないフラッシュメモリが一層好ましい。以上により、ブートROMを使わずにブートROMと同じ機能を実現することができる。

【0026】なお、上記の実施例は、本発明を限定するものではない。例えばアドレス配置や、アドレスデコーダの構成は一例に過ぎず、多様な変更が可能である。

【0027】

【発明の効果】以上説明した様に、本発明によれば、ブートROMを廃止することにより、表面実装部品の中では比較的大面積を占有するEPROMがなくなり、機器の小型化ができるという効果がある。また、入手困難な小容量ROMを使用しないため、部品経路がなくなり、マイクロプロセッサを使用した機器を円滑に生産することができるという効果がある。

【0028】また、不揮発性メモリに処理プログラムを書き込んだ後は、電源ON後直接処理プログラムを実行可能となり、ブートROMに書き込まれた起動プログラムを実行する必要がなく、電源ON後の立ち上がり時間を短縮することができるという効果がある。

【図面の簡単な説明】

【図1】図1は、本発明のマイクロプロセッサシステムに係る実施例の回路ブロック図である。

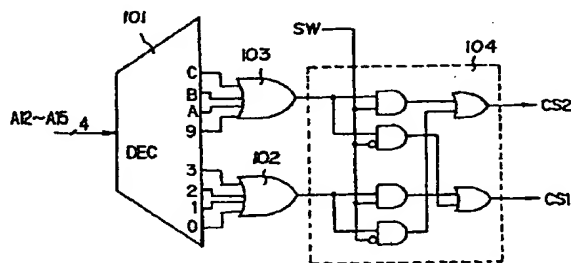
【図2】図2は、実施例のメモリマップを示し、図2(a)は状態設定スイッチがOFFの場合、図2(b)は状態設定スイッチがONの場合を示す。

【図3】図3は、アドレスデコーダの要部詳細回路図である。

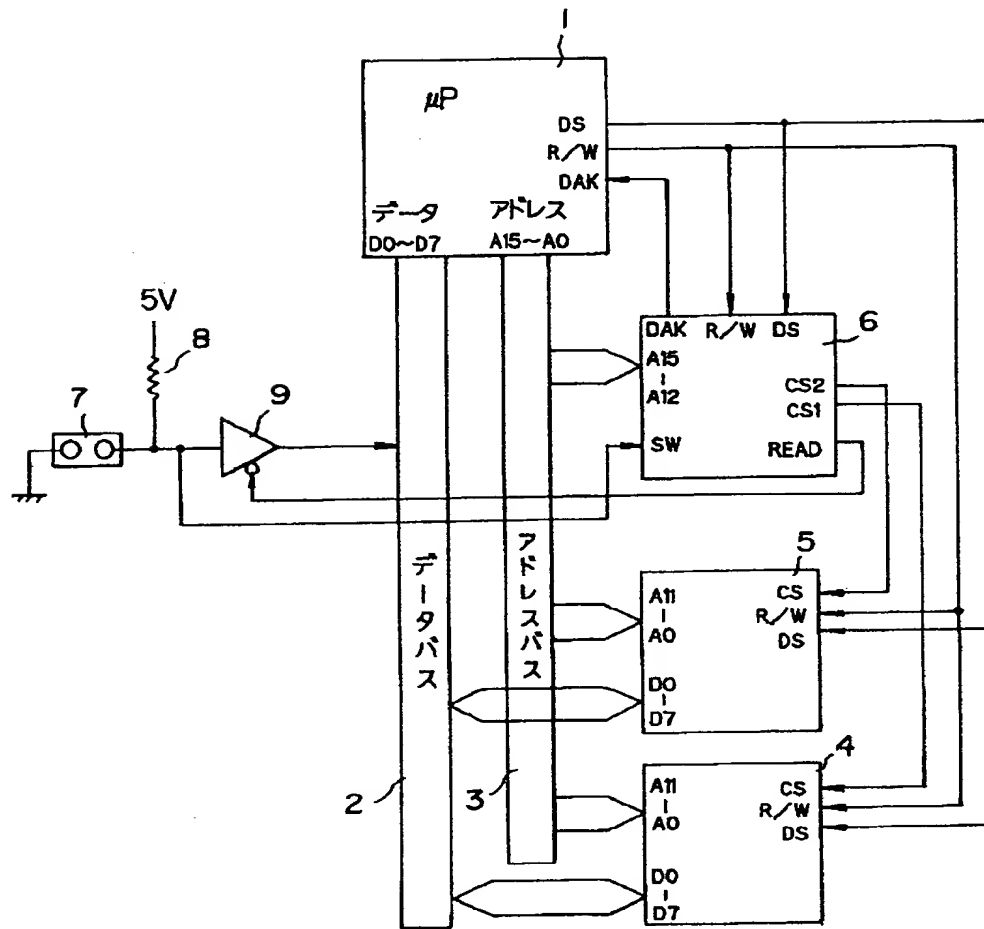
【符号の説明】

- 1 マイクロプロセッサ
- 2 データバス
- 3 アドレスバス
- 4 メモリカード
- 5 不揮発性メモリ
- 6 アドレスデコーダ
- 7 状態設定スイッチ
- 8 プルアップ抵抗
- 9 トライステートバッファ
- DS : データストローブ信号
- R/W : リード/ライト信号
- DAK : アクノリッジ信号
- SW : 状態設定スイッチのON/OFF状態を示す信号
- READ : 状態設定スイッチを読み取るための信号

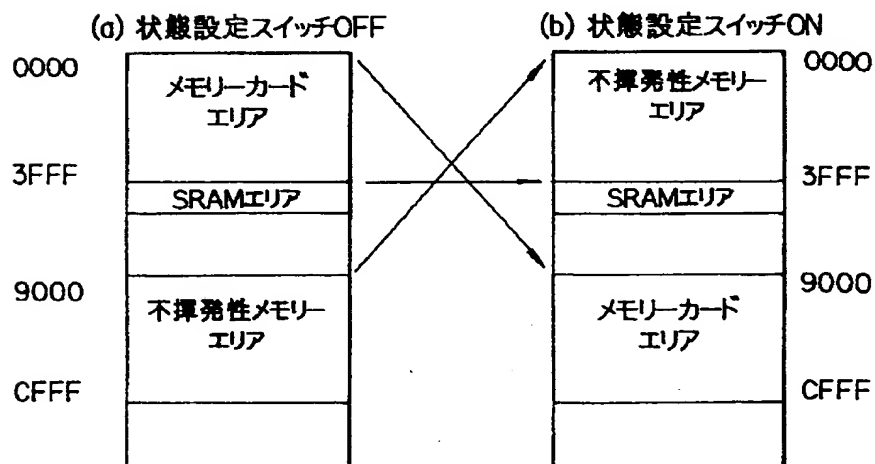
【図3】



【図1】



【図2】



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.